

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

④ 日本国特許庁(JP)

⑤ 特許出願公開

⑥ 公開特許公報(A)

昭64-68732

⑦ Int. Cl.⁴

G 02 F 1/133

識別記号

3 3 4
3 3 1

庁内整理番号

8708-2H
8708-2H

⑧ 公開 昭和64年(1989)3月14日

審査請求 未請求 発明の数 1 (全8頁)

⑨ 発明の名称 光学変調素子の駆動法

⑩ 特 願 昭62-225159

⑪ 出 願 昭62(1987)9月10日

⑫ 発 明 者 金子 修 三 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
⑬ 発 明 者 小 嶋 誠 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
⑭ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
⑮ 代 理 人 弁理士 豊田 善雄

明 細 書

1. 発明の名称

光学変調素子の駆動法

2. 特許請求の範囲

(1) 交差する走査電極群及び信号電極群の間に液晶性液晶を配設し、走査電極群と信号電極群との交差部に画素を形成する光学変調素子の駆動法において、画素を書き込む領域内の全画素を含む各画素を一様に第1の安定状態に配向させる第1の電圧を印加した後に、それらの各画素を第2の安定状態に配向させる第2の電圧と、所望の画素に再び第1の安定状態への画素書き込みを行う第3の電圧とを印加することを特徴とする光学変調素子の駆動法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、光学変調素子の駆動法に関し、少なくとも2つの安定状態をもつ液晶性液晶素子の駆動法に関する。

〔開示の概要〕

本明細書及び図面は、少なくとも2つの安定状態を有する液晶性液晶素子の駆動法において、画素を書き込む領域内の全画素を含む各画素を一様に第1の安定状態に配向させる第1の電圧を印加した後に、それらの各画素を第2の安定状態に配向させる第2の電圧と、再び第1の安定状態への画素書き込みを行う第3の電圧とを印加することにより、高速スイッチングの際に「明」もしくは「暗」の状態が反転することなく、階調表現にも適した光学変調素子の駆動法を提供する技術を開示するものである。

〔従来の技術〕

従来より、走査電極群と信号電極群をマトリクス状に構成し、その電極間に液晶化合物を充填し多数の画素を形成して、画素或いは情報の表示を行う液晶表示素子はよく知られている。この表示素子の駆動法としては、走査電極群に順次周期的にアドレス信号を選択印加し、信号電極群には所定の情報信号をアドレス信号と同調させて並列的

に選択印加する時分画駆動が採用されている。

これらの実用に供されたのは、殆どが、例えば“アプライド・フィジクス・レターズ” (“Applied Physics Letters”) 1971年、18(4)号127-128頁に記載のH.シャット(H. Schadt)及びW.ヘルフリヒ(W. Helfrich)共著になる“ボルテージ・ディペンダント・オプティカル・アクティビティー・オブ・ア・ツイステッド・ネマチック・リキッド・クリスタル” (“Voltage Dependent Optical Activity of a Twisted Nematic Liquid Crystal”)に示されたTN(twisted nematic)型液晶であった。

近年は、従来の液晶素子の改善型として、真安定性を有する液晶素子の使用がクラーク(Clark)およびラガーウェル(Lagerwall)の両者により特開昭58-197218号公報、米国特許第4,387,924号明細書等で提案されている。真安定性液晶としては、一般に、カイラルスメクチックC相(SmC^*)又はH相(SmH^*)を有する強誘電性液晶が用いられ、これらの状態において、印加された電界に応

答して第1の光学的安定状態と第2の光学的安定状態とのいずれかをとり、かつ電界が印加されないときはその状態を維持する性質、即ち安定性を有し、また電界の変化に対する応答がすみやかで、高速かつ記憶型の表示装置等の分野における広い利用が期待されている。

第7例は、強誘電性液晶セルの例を模式的に描いたものである。21aと21bは、 LaO_3 、 SrO_3 や LiO (インジウム-タリウム-オキサイド)等の透明電極がコートされた基板(ガラス板)であり、その間に液晶分子22がガラス面に垂直になるように配向した SmC^* 相の液晶が封入されている。太線で示した線23が液晶分子を区別しており、この液晶分子23は、その分子に直交した方向に双極子モーメント(P_1)24を有している。基板21aと21b上の電極間に一定の周波数以上の電圧を印加すると、液晶分子23のらせん構造がほどけ、双極子モーメント(P_1)24はすべて電界方向に向くよう、液晶分子23の配向方向を変えることができる。液晶分子23は細長い形状を有しており、その

長軸方向と短軸方向で屈折率異方性を示し、従って例えばガラス面の上下に互いにクロスニコルの位相関係に配置した偏光子を透けば、電圧印加極性によって光学特性が変わる液晶光学変調素子となることは容易に理解される。さらに液晶セルの厚さを十分に厚くした場合(例えば1μ)には、第8例に示すように電界を印加していない状態でも液晶分子のらせん構造は、ほどけ、その双極子モーメント P_0 又は P_1 は上向き(34a)又は下向き(34b)のどちらかの状態をとる。このようなセルに第8例に示す如く一定の周波数以上の極性の異なる電界 E_a 又は E_b を所定時間付与すると、双極子モーメントは電界 E_a 又は E_b の電界ベクトルに対して上向き34a又は、下向き34bと向きを変え、それに応じて液晶分子は第1の安定状態33aかあるいは第2の安定状態33bの何れか一方に配向する。

このような強誘電性液晶を光学変調素子として用いることの利点は2つある。第1に、応答速度が極めて速いこと、第2に液晶分子の配向が真安

定性を有することである。第2の点を例えば第8例によって説明すると、電界 E_a を印加すると液晶分子は第1の安定状態33aに配向するが、この状態は電界を切っても安定である。又、逆向きの電界 E_b を印加すると、液晶分子は第2の安定状態33bに配向して、その分子の向きを変え、やはり電界を切ってもこの状態に留まっている。又、与える電界 E_a が一定の周波数を越えない限り、それぞれの配向状態にやはり維持されている。このような応答速度の速さと、真安定性が有効に実現されるには、セルとしては出来るだけ薄い方が好ましく、一般的には、0.5μ〜20μ、特に1μ〜5μが適している。

【発明が解決しようとする課題点】

しかしながら、表示画素数が極めて多く、しかも高速駆動が求められる時には問題を生じることがある。すなわち、所定の電圧印加時間に対して真安定性を有する強誘電性液晶セルで第1の安定状態を与えるための周波数電圧を $-V_{th1}$ とし、第2の安定状態を与えるための周波数電圧を $+V_{th2}$ と

すると、これらの閾値電圧を越えなくとも、長
 間に亘り、電圧が印加され続ける場合に、画面に
 書き込まれた表示状態（例えば、白状態）が別の表
 示状態（例えば黒状態）に反転することがある。
 即ち、走査線が極めて多く、しかも高速に駆動す
 る素子に適用した場合には、例えばある画面が走
 査時において明状態にスイッチされていても、次
 の走査以降常にV_{th}以下の情報信号が印加され続
 ける場合、一画面の走査が終了する途中でその画
 面が暗状態に反転してしまう危険性をもってい
 る。

これは、「明」状態に一度スイッチされても、
 その以前に「暗」の安定状態であったとすると、
 強誘電性液晶分子の自発分極が「明」状態への高速
 スイッチング直後、それが安定する以前に、元の
 「暗」状態へ分子を引戻す向きに作用すると共に
 以後の情報電極の電圧印加によるゆらぎのため、
 「暗」状態方向へ次第に引戻されるものと考えら
 れる。

本発明は、このような問題点に鑑み、創案され

たもので、光学変調素子、に液晶表示素子又は
 液晶光シャッターにおいて、高速スイッチングの
 際に「明」もしくは「暗」の状態が反転すること
 がなく、階調表現にも適した光学変調素子の駆動
 法を提供することを目的とする。

【問題点を解決するための手段】

本発明において、上記の問題点を解決するた
 めの手段は、交差する走査電極群及び信号電極群
 の間に強誘電性液晶を配設し、走査電極群と信号電
 極群との交差部に画面を形成する光学変調素子の
 駆動法において、画面を書き込む領域内の全画面
 を含む画面を一様に第1の安定状態に配向させ
 る第1の電圧を印加した後に、これらの各画面を
 第2の安定状態に配向させる第2の電圧と、所望
 の画面に再び第1の安定状態への画面書き込みを
 行う第3の電圧とを印加する光学変調素子の駆動
 法とするものである。

本発明の駆動法で用いる光学変調物質として
 は、少なくとも2つの安定状態をもつもの、特に
 加えられる電界に応じて第1の光学的安定状態と

第2の光学的安定状態とのいずれかを取る、すな
 わち電界に対する双安定状態を有する物質、特に
 このような性質を有する液晶が用いられる。

本発明の駆動法で用いることができる双安定性
 を有する液晶としては、強誘電性を有するカイラ
 ルスメクチック液晶が最も好ましく、そのうちカ
 イラルスメクチックC相(S_CC*)又はH相(S_HC*)
 の液晶が適している。この強誘電性液晶について
 は、「ル・ジュルナル・ド・フィジック・ルー
 テル」("Le Journal de physique Letter") 38巻
 (L-88)、1975年の「フェロエレクトリック・リ
 キッド・クリスタルス」("Ferroelectric Liquid
 Crystals")；「アプライド・フィジックス・
 レターズ」("Applied physics Letters") 38巻
 (11号) 1980年の「サブミクロン・セカンド・
 バイスタブル・エレクトロオプティック・ス
 イッチング・イン・リキッド・クリスタル」
 ("Submicro Second Bistable Electrooptic
 Switching in Liquid Crystals")；「固 体」
 10(141)、1981「液晶」等に記述されており、本

発明ではこれらに開示された強誘電性液晶を用い
 ることができる。

より具体的には、本発明法に用いられる強誘電
 性液晶化合物の例としては、デシロキシベンジリ
 デン-p'-アミノ-2-メチルブチルシンナメート
 (DOBAMBC)、ヘキシルオキシベンジリデン-p'-ア
 ミノ-2-クロロプロピルシンナメート(HOBACPC)
 および4-o-(2-メチル)-ブチルレゾルシリデン
 -6'-オクチルアニリン(HBRA 8)等が挙げられ
 る。

これらの材料を用いて、素子を構成する場合、
 液晶化合物が、S_CC*相又はS_HC*相となるような臨
 界状態に保持する為、必要に応じて素子をヒー
 ターが埋め込まれた銅ブロック等により支持す
 ることができる。

又、本発明では前述のS_CC*、S_HC*の他にカイラ
 ルスメクチックF相、I相、J相、G相やK相で
 現われる強誘電性液晶を用いることも可能であ
 る。

【作 用】

本発明は、少なくとも2つの安定状態を有する液晶電性液晶素子を駆動する際に、スイッチングする以前にいずれか一方の安定状態が長く放置されたり、その信号がより多くのタイミングで印加されたりすると、他の安定状態の書き込みが保持できず、他の画素の書き込み時にその配向が次第に反転してしまい、正しい表示が得られない現象に対処するために、電圧の印加に3つのステップを設定し、まず第1の電圧印加で、画素を含む画素を一緒に第1の安定状態に配向させる全画素書き込みステップを実施し、次に第2の電圧印加で、それらの各画素を第2の安定状態に反転させる消去ステップを実施し、最後に第3の電圧印加で、所望の画素を再び第1の安定状態へ配向させる画素書き込みステップを実施する。本発明では、全画素書き込みステップを特に設けることにより反転現象を改善するものである。

【実施例】

以下、図面と共に、本発明の実施例を詳細に説明する。

図1は、全走査電極又は所定数の走査電極に一時に又は順次印加する信号波形で、第2図(b)における I_{ci} は全信号電極又は所定数の信号電極に印加する信号波形である。 $I_{ci}-S_{ci}$ は、その時画素に印加される電圧波形を~~表わし~~ている。

前ステップでは、その期間内に位相 T_1 、 T_2 及び T_3 を有している。位相 T_1 と T_2 で画素に印加される電圧は、互いに逆極性で、位相 T_3 で休止位相が設けられている。この休止位相で画素に印加される電圧は、画素書き込みステップ時の選択されていない走査電極に印加する電圧と同レベルとするのがよい。又、所定数の走査電極からなるブロック毎の消去の場合には、ブロック毎に順次消去ステップと画素書き込みステップを適用する。

ここで、まず第2図(b)の全画素消去時に画素に印加される位相 T_1 の電圧が $+3V_0$ となることにより全画素が一様に「黒」に描えられるが次いで位相 T_2 の電圧が $-3V_0$ となることにより、全画素が一様に「白」に描えられる。このあと位相 T_3 においては、ほぼ零で一定の電圧が画素に与えら

第1図及び第2図は、本発明の一実施例を示す波形図であり、第3図は、その駆動例を適用するのに好適な液晶電性液晶セルの一例を示す模式図である。

第3図において、液晶電性液晶セル11は、走査電極12と信号電極13との間に双安定性液晶電性液晶が挟まれたマトリクス構造を有する。本発明は、多値もしくはアナログの階調表示にも適用できるものであるが、説明を簡略に行う都合上、白色と、1つの中間レベルとしての灰色と、黒色との3値を表示する場合を例にとりて示す。第3図中で、クロスハッチングで示される画素Aが「黒」に、片ハッチングで示される画素Bが中間レベル、その他の画素Cが「白」に対応するものとする。

第1図は、本発明の駆動例を時系列で表わしたものである。まず第2図(b)は第1図の駆動例で用いた全画素又は所定の消去ラインからなるブロック消去ステップ時の駆動波形で、第2図(c)は画素書き込み時の駆動波形である。第2図(b)におけ

れ、位相 T_2 に書き込まれた「白」の状態を保持する。

第2図(c)で示す S_i は選択された走査電極に印加する走査選択信号、 S_{is} は選択されていない走査電極に印加する走査非選択信号、 I_i は、選択された信号電極に印加する情報選択信号(黒信号)、 I_{is} は選択されていない信号電極に印加する情報非選択信号(白信号)を表わしている。又、 I_{is} は中間レベルの書き込みを行なう階調信号を表わしている。

このとき画素を形成する液晶にそれぞれ印加される電圧は I_i-S_i 、 $I_{is}-S_i$ 、 $I_{is}-S_i$ 、 I_i-S_{is} 、 $I_{is}-S_{is}$ と $I_{is}-S_{is}$ で示される様になる。

ここで、用いた双安定性液晶電性液晶の反転閾値を V_{th} とした時、 $|I_i-S_i| < V_{th} < |I_{is}-S_i|$ となる様に駆動電圧 V_0 を選ぶ。ここで、通常、液晶セルに加える配向処理等により V_{th} は \odot 側と \ominus 側で若干違いがあるが、この場合は、各駆動波形において、 \odot 側と \ominus 側の駆動電圧を若干補正する等の対応をするものとし、ここでは説明の便宜上

$|+V_{th}| = |-V_{th}|$ としておく。

上記の様にした場合、画素に印加される電圧が、その絶対値が1例として V_0 以下の場合には液晶分子反転は起こらず、また $2V_0$ 以上の場合は反転が起こり、その絶対値が大きくなるにつれ、反転が強くなるようになる。

前述の消去ステップ後に、1ライン毎に順次画像情報を与えていくわけであるが、選択されたラインの走査電極には位相1で $+2V_0$ 、位相2に $-2V_0$ または位相3にほぼ零の駆動波形を与える。また、選択されない走査電極は、位相1、位相2と位相3ともにほぼ0（基準電位）に保つ。

おのおのの信号電極には、その位相1に画素状態を決める信号、又位相2にこれとは逆極性（位相2が0電位の時には、0電位にする）で、位相1と、絶対値の等しい電圧を補助信号として、又位相2では0電位の一定信号を印加する。具体的には、「黒」を書き込むための信号 I_1 として位相1に $+V_0$ 、位相2に $-V_0$ 又中間レベル $I_{0.5}$ として位

相2に1例として0電位とし位相3でも0電位とする。又、消去ステップの「白」の表示状態をそのまま保持する信号 $I_{0.5}$ としては、位相1で $+V_0$ 、位相2で $-V_0$ の駆動波形を用いる。

この様にすると、各画素には信号電極に印加される信号により、それぞれ I_1-S_1 、 $I_{0.5}-S_1$ と $I_{0.5}-S_2$ で図示される電圧が印加され、それぞれ「黒」を書き込む電圧 $+3V_0$ 、中間レベルとなる $+2V_0$ 、「白」を保持する電圧 $+V_0$ が位相1で印加され、それぞれ画素の状態が決定される。一方、選択されていない走査電極に対応する画素には、それぞれ I_1 、 $I_{0.5}$ 、 $I_{0.5}$ として示す電圧波形がそのまま $I_1-S_{0.5}$ 、 $I_{0.5}-S_{0.5}$ 、 $I_{0.5}-S_{0.5}$ として印加され、書き込まれた状態を保持するのみである。また、位相3としては全てほぼ零の電位が与えられている。

さて、安定性を有する状態での液晶電流の電界によるスイッチングのメカニズムは徹底的には必ずしも明らかではないが、一般に所定の安定状態に所定時間の強い電界でスイッチングした

後、全く電界が印加されない状態に放置する場合には、ほぼ半永久的にその状態を保つことは可能である。

しかし、スイッチングする以前において、いずれか一方の安定状態（例えば白）が長く放置されたり、又はこの「白」状態にする信号がより多くのタイミングで印加されたりする場合、他の安定状態（即ち黒）の書き込みが保持できず、前述の如く他の画素の書き込み時に「白」状態への配向が次第に反転してしまい、その結果正しい情報の表示や変換が達成できない現象が生じる。通常、画素に黒を書き込む場合、これに先立つ「白」への消去ステップが第1図でも示すように必ず印加されるので、一般的には「黒」状態から「白」状態への漸次反転現象が多く見られるわけである。この原因としては、既に説明した消去状態における液晶分子の自発分極の影響が作用することや、その他配向状態の転移反転現象（一種のクロストーク）の生じ易さが基板表面の材質、粗さや液晶材料等によって影響を受ける事は確認したが、

定量的にはまだ把握できていない。ただ、ラビングや310等の斜方摩擦等液晶分子の配向のための一軸性基板処理を行うと、上記反転現象の生じ易さが増す傾向にあることは確認した。特に、高い温度の時に低い温度の場合に比べて、その傾向が強くなることも確認した。

そこで、本発明では、第1図及び第2図(a)に示す如く、前画書き込みステップを特に設けることにより前記反転現象を改善することにした。

第2図(a)において、 S_1 は全走査電極又は所定数の走査電極に一時印加する信号波形であり、 I_1 は全信号電極又は所定数の信号電極に印加する信号波形である。従って、 I_1-S_1 が、このとき画素に印加される電圧波形を表わしている。この全画書き込みステップでは、その期間内に1例として位相1、2、3を有している。

位相1及び2で画素に印加される電圧は、互いに逆極性で、位相3で休止位相が設けられている。この休止位相で画素に印加される電圧は全画書き込みステップの走査電極に印加する電圧

と同一レベルとするのがよい。

ここで、まず全画面書き込み画面に印加される位相 α_1 の電圧が $-3V_0$ となることにより、全画面が一様に一旦「白」に換えられるが、次いで位相 α_2 の電圧が $+3V_0$ となることにより、全画面が一様に「黒」に換えられる。このあと位相 α_1 においては、ほぼ0で一定の電圧が画面に与えられ、位相 α_2 で書き込まれた「黒」の状態を保持する。

この後、第2図(b)に示す前記消去ステップにより全画面又は所望のブロックが白にされた後、第2図(c)の画面書き込みとして、黒又は中間レベルが所望の画面に書き込まれるが、上記第2図(e)の全画面書き込みステップを設けることにより、画面書き込みが一層良好になされたことになる。

ここで更に良好な画面書き込みを得るためには、上記位相 α_1 はなるべく長時間にした方がよい。例えば、位相 α_1 を1フレーム分の画面書き込みステップ時間以上にすれば、画面書き込み後に良好なメモリ状態を与えることになるし、ここで、例え

ば静止画像をリフレッシュモードで表示するときも、最初の画面書き込みのみに全画面書き込みステップを与え、2度目以降(リフレッシュ)には必ずしも該ステップを与えず、消去ステップと画面書き込みステップのみを繰返し与えれば、前記全画面書き込みステップが従前にチラつきを与えることもない。

更に、動画等に適用する場合には、位相 α_1 を1フレーム分の画面書き込みステップ時間以下に、例えばラインアクセス時間としても、充分な画面書き込み効果を得る。

また上記 $\alpha_1, \alpha_2, \dots$ については、前記 V_1, V_2, \dots あるいは I_1, I_2, \dots より長くとるか、もしくはこの間の電圧波高値を大きくすることで、効果が大きくなる。

上記の V_0 の一例として5V、 I_0 の一例として100nsecが使用され、また増強電性液晶としてはCS1014(チソ社製)が挙げられる。

なお、前述の説明においては3値の画面について説明したが、第1図において信号電圧に印加

される駆動波形のうち、位相 i_1 における電位をたとえば $\ominus V$ から $\oplus V$ まで、またこれに対応して位相 i_2 における電位を $\oplus V$ から $\ominus V$ まで多値に分割して、あるいはアナログ的に値を選択して与えることにより、多階調あるいはアナログ階調の画像が得られる。また各位相をほぼ等しいものとして図示したが、電圧値を適当に選ぶことによりこれに服らずとも良い。

また、上記実施例における位相 i_1 のほほりである一定信号を位相 i_1 とし、それぞれ位相 i_1 に前記補助信号、また位相 i_2 に書き込みを決定する信号を設けても良い。

第4図は、本発明の駆動法の別の駆動波形例を示している。第4図に示す駆動例では、ライン毎に消去ステップと画面書き込みステップを設け、この2つのステップをライン毎に順次適用することにより表示を行なうことができる。この場合も、フレーム全画面における画像が変化する場合のみに全画面書き込みステップを設ければよい。

第5図は、本発明の別一実施例の波形図で、

本発明をライン消去書き込み駆動法に適用した一例である。この場合、全画面書き込みステップで、両素にかかる電圧の平均化を図ったものである。

第6図は、本出願人が既に提案した電位勾配型階調セルを示す模式図で、この光変調素子に本発明の駆動法を適用することにより、さらに安定した良好な階調画像を得ることができる。

【発明の効果】

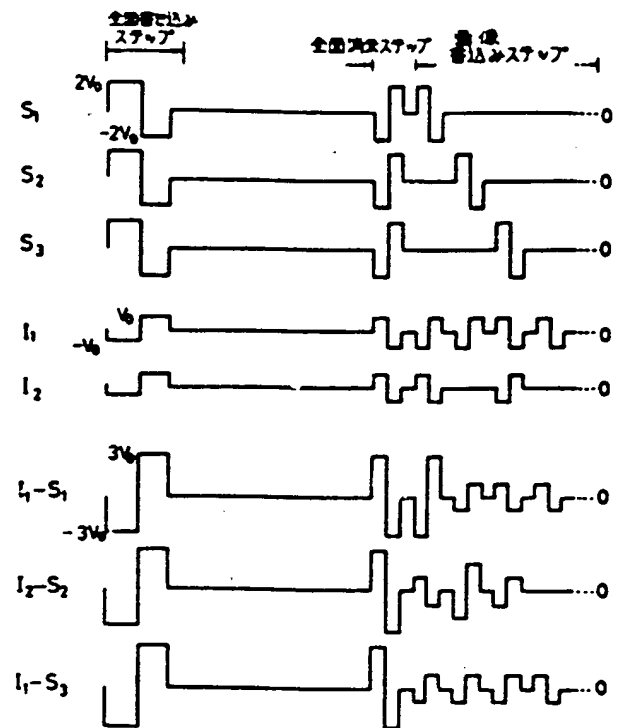
以上説明したように、本発明によれば、光変調素子、特に液晶表示素子又は液晶光シャッターにおいて、高速度スイッチングの際に「明」又は「暗」の状態が反転することなく、階調表現にも適した新鋭な光変調素子駆動法を提供することができる。

4. 図面の簡単な説明

第1図及び第2図は本発明による一駆動例を示す波形図、第3図及び第6図は増強電性液晶セルの平面図、第4図及び第5図は本発明による別の駆動例を示す波形図、第7図及び第8図は増強電性液晶セルの模式図である。

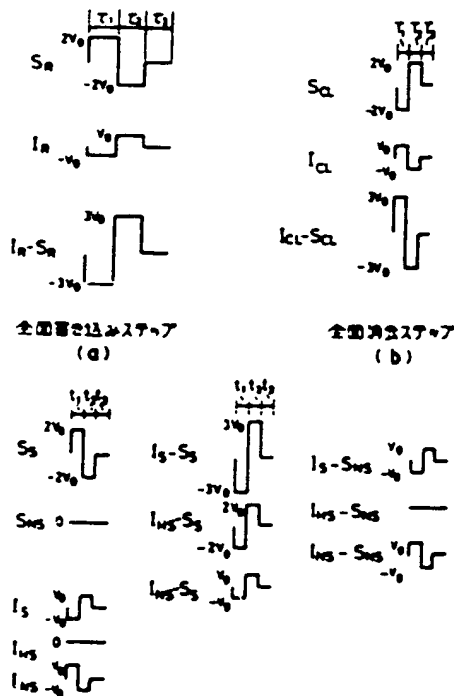
- 11: 強誘電性薄膜セル。
12: 走査電極群。
13: 信号電極群。

出願人 キヤノン株式会社
代理人 豊田 善雄

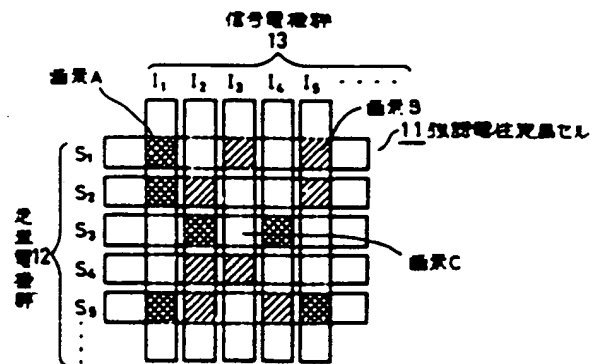


本発明の一駆動例の波形図

第1図

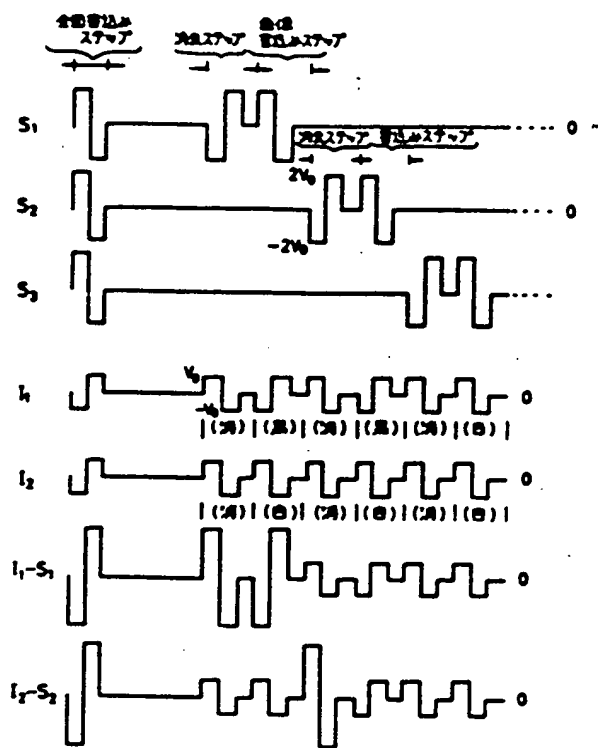


本発明の一駆動例の波形図
第2図



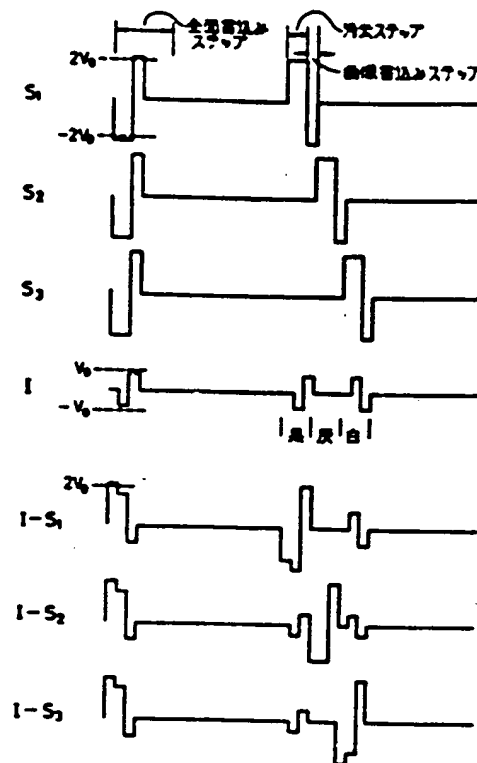
強誘電性薄膜セルの模式図

第3図



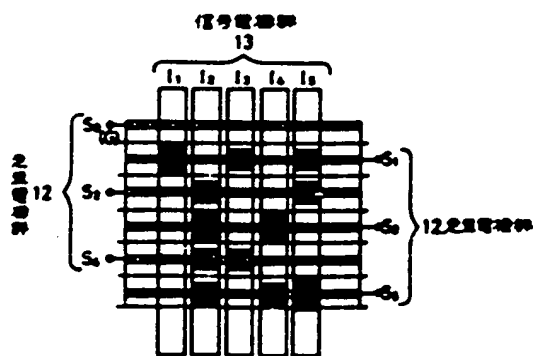
本発明の別な実施例の波形図

第4図



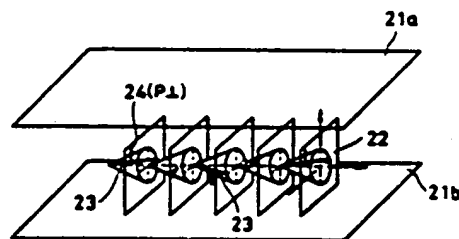
本発明の別な実施例の波形図

第5図



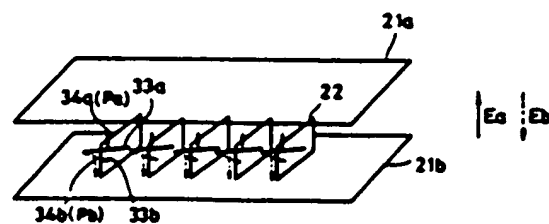
12ビットシフトレジスタの模式図

第6図



12ビットシフトレジスタの模式図

第7図



12ビットシフトレジスタの模式図

第8図